

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-036309  
 (43)Date of publication of application : 07.02.1997

(51)Int.CI. H01L 27/04  
 H01L 21/822  
 H01L 27/10  
 H01L 27/108  
 H01L 21/8242

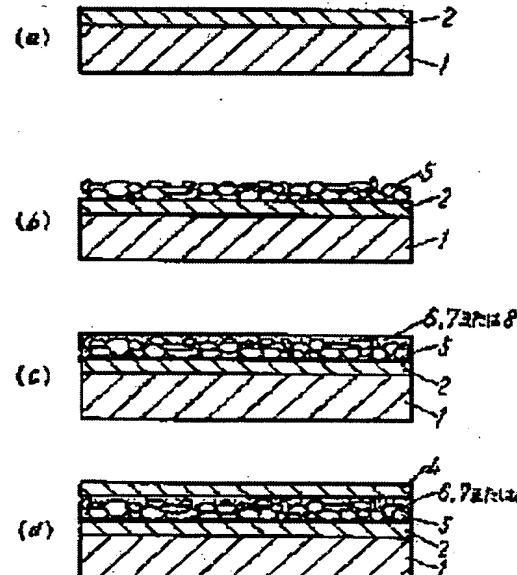
(21)Application number : 07-178524 (71)Applicant : MATSUSHITA ELECTRON CORP  
 (22)Date of filing : 14.07.1995 (72)Inventor : MATSUDA AKIHIRO  
 NAGANO YOSHIHISA  
 NASU TORU  
 ARITA KOJI  
 UEMOTO YASUHIRO

## (54) MANUFACTURE OF CAPACITOR ELEMENT

## (57)Abstract:

PROBLEM TO BE SOLVED: To resolve a problem like dispersion of electric characteristics or disconnection of metal wiring which is caused by unevenness of the surface of an insulating film, and obtain a capacitor element excellent in reliability with high yield, in a manufacturing method of a capacitor element wherein high dielectric or ferroelectric is used as a capacitor insulating film.

SOLUTION: A first electrode 2 formed of a Pt film for a capacitor element is formed on a retaining board 1. After a thin film 5 of SrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub> is spread as a first insulating film, the thin film is sintered in an oxygen atmosphere at 800° C and crystallized. A Ta<sub>2</sub>O<sub>5</sub> thin film 6 is formed by thermal treatment on the surface of the thin film 5 of SrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub> as a second insulating film. A second electrode 4 formed of a Pt film is formed on the surface of the Ta<sub>2</sub>O<sub>5</sub> thin film 6.



## LEGAL STATUS

[Date of request for examination] 26.11.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3012785

[Date of registration] 10.12.1999

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-36309

(43)公開日 平成9年(1997)2月7日

(51)Int.Cl.<sup>6</sup>  
H 0 1 L 27/04  
21/822  
27/10 4 5 1  
27/108  
21/8242

識別記号

序内整理番号

F I  
H 0 1 L 27/04  
27/10

技術表示箇所

C  
4 5 1  
6 5 1

審査請求 未請求 請求項の数6 ○L (全4頁)

(21)出願番号 特願平7-178524

(22)出願日 平成7年(1995)7月14日

(71)出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72)発明者 松田 明浩

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(72)発明者 長野 能久

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(72)発明者 那須 徹

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(74)代理人 弁理士 滝本 智之 (外1名)

最終頁に統く

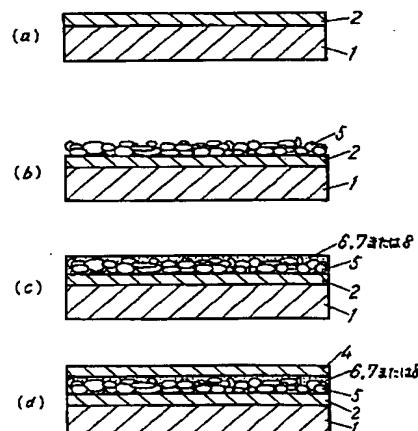
(54)【発明の名称】 容量素子の製造方法

(57)【要約】

【目的】 高誘電体または強誘電体を容量絶縁膜とする容量素子の製造方法において、絶縁膜の表面の凹凸に起因した電気特性のばらつきや金属配線の断線という課題を解決し、信頼性に優れた容量素子を歩留まりよく得る。

【構成】 支持基板1上に、容量素子用のPt膜よりもなる第1の電極2を形成し、第1の絶縁膜としてSrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>の薄膜5を塗布後酸素雰囲気中において800°Cで焼結して結晶化し、そのSrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>の薄膜5の上面に第2の絶縁膜としてTa<sub>2</sub>O<sub>5</sub>薄膜6を熱処理して形成し、そのTa<sub>2</sub>O<sub>5</sub>薄膜6の表面にPt膜よりもなる第2の電極4を形成する。

- 1 支持基板
- 2 Pt膜(第1の電極膜)
- 4 Pt膜(第2の電極膜)
- 5 SrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>薄膜(第1の絶縁膜)
- 6 Ta<sub>2</sub>O<sub>5</sub>薄膜(第2の絶縁膜)
- 7 (Ba<sub>x</sub>Sr<sub>1-x</sub>)TiO<sub>3</sub>薄膜(第2の絶縁膜)
- 8 非晶質SrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>薄膜(第2の絶縁膜)



BEST AVAILABLE COPY

1

2

## 【特許請求の範囲】

【請求項1】 支持基板の一表面上に金属膜あるいは導電性酸化物膜よりなる第1の電極を形成する工程と、前記第1の電極上に主成分が強誘電体または高誘電率を有する誘電体からなる第1の絶縁膜を焼結して形成する工程と、その第1の絶縁膜上に第2の絶縁膜を熱処理して形成する工程と、その第2の絶縁膜上に金属膜あるいは導電性酸化物膜よりなる第2の電極を形成する工程とを備える容量素子の製造方法。

【請求項2】 第2の絶縁膜を構成する材料の結晶粒の平均粒径が第1の絶縁膜を構成する材料の平均粒径よりも小さい請求項1記載の容量素子の製造方法。

【請求項3】 第2の絶縁膜を構成する材料が結晶以外に非晶質領域を含んでいる請求項1記載の容量素子の製造方法。

【請求項4】 第2の絶縁膜の主成分が第1の絶縁膜の主成分と同じ強誘電体または高誘電率を有する誘電体からなる請求項1記載の容量素子の製造方法。

【請求項5】 第2の絶縁膜を熱処理して形成する工程における処理温度が第1の絶縁膜を焼結して形成する工程における焼結温度より低い請求項1記載の容量素子の製造方法。

【請求項6】 第1の絶縁膜を構成する材料として少なくともビスマス(Bi)を含む強誘電体を用いる請求項1記載の容量素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、半導体集積回路に内蔵される強誘電体膜または高誘電率を有する誘電体膜を容量絶縁膜とする容量素子の製造方法に関する。

## 【0002】

【従来の技術】 近年、民生用電子機器を構成する多くの半導体装置の高密度化に伴い使用される半導体素子の微細化が進んできており、電子機器から発生される電磁波雑音である不要輻射が大きな問題になっている。この不要輻射低減対策として強誘電体または高誘電率を有する誘電体膜(以下、これらを高誘電体膜といふ)を容量絶縁膜とする大容量の容量素子を半導体集積回路に内蔵する技術が注目を浴びている。

【0003】 また、従来にない低動作電圧、高速書き込みおよび高速読み出し可能な不揮発性RAMの実用化を目指し、自発分極特性を有する強誘電体膜を容量絶縁膜とする容量素子を半導体集積回路の上に形成するための技術開発が盛んに行われている。

【0004】 以下図2(a)～(c)を用いて従来の強誘電体薄膜を用いた容量素子の製造方法を説明する。支持基板1上に選択的にPt膜よりなる第1の電極2がスパッタにより形成される(a)。つぎに第1の電極2上にSrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>よりなる容量絶縁膜3が塗布法またはCVD(Chemical Vapor Deposition)法またはス

10

20

30

40

50

バッタ法により膜厚100～250nmの範囲内の厚さに形成された後、酸素雰囲気中で650～800°Cの範囲内の温度で焼結される(b)。引き続き膜厚100～300nmの範囲内の厚さのPt膜よりなる第2の電極4が、容量絶縁膜3の表面にスパッタ法により形成されて、図2(c)に示す容量素子が形成される。

## 【0005】

【発明が解決しようとする課題】 しかしながら上記従来の製造方法では、容量絶縁膜3が高誘電体として十分な高誘電率を得るためにには、または強誘電体として十分な自発分極量を確保するためには、最低でも約100nmの大きさの結晶粒を形成することが必要であり、平均の厚さが約200nm程度の容量絶縁膜3では強誘電体薄膜の結晶粒の大きさが容量絶縁膜としての必要な厚さに比較して大きくなる。そのため、強誘電体薄膜の表面の凹凸が大きくなり、このような強誘電体薄膜を用いて容量素子を製作した場合、絶縁耐圧および誘電率または自発分極量等の電気特性の大きなばらつきを生じたり、容量絶縁膜3上に形成された配線に断線が発生したりするという工程での加工上の問題および容量素子を内蔵する半導体装置の信頼性上の問題等があった。

【0006】 本発明は上記従来の課題を解決するものであり、容量絶縁膜の表面を平坦化することにより優れた電気特性と高い信頼性を備えた容量素子の製造方法を提供することを目的とする。

## 【0007】

【課題を解決するための手段】 上記目的を達成するため本発明は、支持基板の一表面上に金属膜あるいは導電性酸化物膜よりなる第1の電極を形成する工程と、第1の電極上に主成分が強誘電体または高誘電率を有する誘電体からなる第1の絶縁膜を焼結して形成する工程と、その第1の絶縁膜上に第2の絶縁膜を熱処理して形成する工程と、その第2の絶縁膜上に金属膜あるいは導電性酸化物膜よりなる第2の電極を形成する工程とを備えるものである。

【0008】 また第2の絶縁膜を構成する材料の結晶粒の平均粒径が第1の絶縁膜を構成する材料の平均粒径よりも小さいか、または第2の絶縁膜を構成する材料が結晶以外に非晶質領域を含んでいるものであり、第2の絶縁膜の主成分が第1の絶縁膜の主成分と同じ強誘電体または高誘電率を有する誘電体からなり、さらに第2の絶縁膜を熱処理して形成する工程における処理温度を第1の絶縁膜を焼結して形成する工程における焼結温度よりも低くしたものである。

【0009】 またさらに第1の絶縁膜を構成する材料として少なくともBiを含む強誘電体を用いたものである。

## 【0010】

【作用】 したがって本発明によれば、強誘電体または高誘電率を有する誘電体からなる第1の絶縁膜を焼結し、

その表面の凹凸の大きい第1の絶縁膜の表面を結晶粒の平均粒径が第1の絶縁膜の平均粒径よりも小さいか、または結晶以外に非晶質領域を含んでいる第2の絶縁膜によって被覆することで、表面が平坦な容量絶縁膜を得ることができる。

【0011】

【実施例】以下、本発明の実施例について、図を参照しながら説明する。

【0012】図1は本発明の第1の実施例における容量素子の製造方法を説明する工程断面図である。なお、図1において、図2と対応する部分には同じ符号を付して説明する。

【0013】支持基板1上にPt膜よりなる第1の電極2を50～400nmの範囲内の厚さに形成する(図1(a))。つぎに、第1の電極2上にSrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>よりなる第1の絶縁膜5を回転塗布法またはCVD(Chemical Vapor Deposition)法、またはスパッタ法を用いて50～250nmの範囲内の厚さに形成し、酸素雰囲気中において800°Cで焼結する(図1(b))。つぎに焼結によって結晶化させ、結晶粒子によって凹凸が生じた第1の絶縁膜5の表面に第2の絶縁膜としてTa<sub>2</sub>O<sub>5</sub>薄膜6を形成する(図1(c))。つぎにそのTa<sub>2</sub>O<sub>5</sub>薄膜6の表面に膜厚50～300nmの範囲内の厚さでPt膜よりなる第2の電極4を形成することにより、図1(d)に示す容量素子ができる。

【0014】このように上記実施例によれば、SrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>よりなる第1の絶縁膜5の表面に生じた凹凸部の凹部にはTa<sub>2</sub>O<sub>5</sub>薄膜6が埋め込まれることによって平坦化され、第1の絶縁膜5と第2の絶縁膜であるTa<sub>2</sub>O<sub>5</sub>薄膜6とから構成される容量素子の容量絶縁膜表面は平坦な面を形成することになる。

【0015】また、本実施例では第2の絶縁膜としてTa<sub>2</sub>O<sub>5</sub>薄膜を用いたが、Bi<sub>2</sub>O<sub>3</sub>薄膜など他の絶縁膜を用いても同様の効果を得ることは可能である。

【0016】つぎに本発明の第2の実施例について説明する。本実施例における容量素子の製造工程は第1の実施例と同じであり、第1の実施例との相違点は第2の絶縁膜として用いる絶縁材料が異なることである。

【0017】第1の実施例の場合と同様に支持基板1上に第1の電極膜2、第1の絶縁膜5を形成し、その表面に回転塗布法により第2の絶縁膜として(Ba<sub>x</sub>Sr<sub>1-x</sub>)TiO<sub>3</sub>薄膜7を形成させたのち、その表面に第2の電極4を形成することにより、第2の実施例の容量素子が形成される。

【0018】このように上記実施例によれば、SrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>薄膜よりなる第1の絶縁膜5の表面に生じた凹凸部の凹部にはSrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>薄膜の結晶よりも結晶粒の小さな(Ba<sub>x</sub>Sr<sub>1-x</sub>)TiO<sub>3</sub>薄膜7が埋め込まれることにより平坦化され、第1の絶縁膜5と第2の絶縁膜である(Ba<sub>x</sub>Sr<sub>1-x</sub>)TiO<sub>3</sub>薄膜7とから

構成される容量素子の容量絶縁膜表面は平坦な面を形成することになる。

【0019】また、本実施例では第2の絶縁膜として(Ba<sub>x</sub>Sr<sub>1-x</sub>)TiO<sub>3</sub>薄膜7を用いたが、SrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>薄膜よりなる第1の絶縁膜5の結晶粒より粒径が小さな他の絶縁体を用いても同様の効果を得ることができる。

【0020】つぎに本発明の第3の実施例について説明する。本実施例における容量素子の製造工程は第1の実施例と同じであり、第1の実施例との相違点は第2の絶縁膜として用いる絶縁材料は第1の実施例と同じ材料であるが、その熱処理方法が異なることである。

【0021】第1、第2の実施例の場合と同様に支持基板1上に第1の電極膜2、第1の絶縁膜5を形成し、その表面に第2の絶縁膜としてSrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>薄膜8を回転塗布法あるいはCVD法、またはスパッタ法を用いて膜厚20～50nm形成し、600°Cで熱処理して形成させたのち、その表面に第2の電極4を形成することにより、第3の実施例の容量素子が形成される。

【0022】このように上記実施例によれば、SrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>薄膜よりなる第1の絶縁膜5の表面に生じた凹凸部の凹部には熱処理温度が低いことにより粒径が第1の絶縁膜5より小さいSrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>薄膜8によって埋められているため、第1の絶縁膜5と第2の絶縁膜であるSrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>薄膜8とから構成される容量素子の容量絶縁膜表面は平坦な面を形成することになる。

【0023】さらに本実施例の場合、第1の絶縁膜5のSrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>薄膜における焼結温度と第2の絶縁膜であるSrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>薄膜8の熱処理温度とでは異なっており、結晶化の程度は異なるが単一物質で容量絶縁膜を構成できるため、第2の絶縁膜形成用の設備を設ける必要がなくなり、コスト的に有利となる。また成分配分的に同一物質であるため第1の絶縁膜と第2の絶縁膜間の膜剥離(通常、熱ストレス等により発生することがある)を心配する必要がない等の利点がある。

【0024】なお、上記第1、第2、第3の実施例では第1の絶縁膜5として強誘電体のSrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>薄膜を用いたが、他の誘電体薄膜を用いることも可能である。特に第1の絶縁膜5としてBi<sub>2</sub>Ti<sub>3</sub>O<sub>7</sub>やSrBi<sub>x</sub>Ta<sub>2</sub>O<sub>5</sub>、あるいはSrBi<sub>x</sub>Nb<sub>2</sub>O<sub>5</sub>などのようなBi<sub>2</sub>O<sub>3</sub>を含む強誘電体薄膜を用いる場合は、これらの粒子径が他種の誘電体薄膜に比べて大きいため、本発明による製造方法は容量素子の耐電圧向上に対して非常に効果的である。また容量素子用の第1の電極および第2の電極の電極用金属としてPt膜を用いたが、他の金属またはRuO<sub>2</sub>のような導電性酸化物を用いても同様の効果を得ることができる。

【0025】

【発明の効果】本発明は、支持基板の一表面上に金属膜

あるいは導電性酸化物膜よりなる第1の電極を形成する工程と、その第1の電極上に主成分が強誘電体または高誘電率を有する誘電体からなる第1の絶縁膜を焼結して形成する工程と、その第1の絶縁膜上に第2の絶縁膜を焼結して形成する工程と、その第2の絶縁膜上に金属膜あるいは導電性酸化物膜よりなる第2の電極を形成する工程とを備えているために、結晶粒の凹凸による大きな段差を有する誘電体薄膜の表面にもう一つの絶縁膜を積層することにより、凹凸を生じる原因となる結晶を作らない非晶質領域、または第1の絶縁膜を構成する誘電体薄膜の結晶粒よりも小さな結晶粒からなる第2の絶縁膜で覆うことで表面が平坦な容量絶縁膜を得ることができ、耐電圧の向上、さらには加工工程の簡略化を実現で\*

\* きるものである。

【図面の簡単な説明】

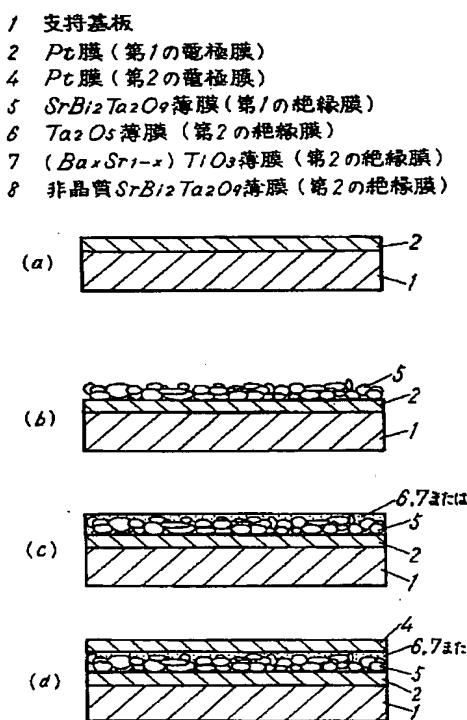
【図1】本発明の一実施例における容量素子の製造方法を示す工程断面図

【図2】従来の容量素子の製造方法を示す工程断面図

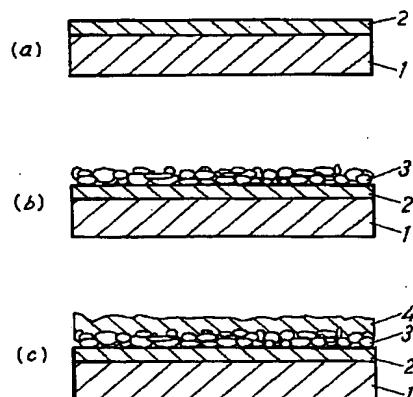
【符号の説明】

- 1 支持基板
- 2 Pt膜(第1の電極膜)
- 4 Pt膜(第2の電極膜)
- 5 Sr<sub>2</sub>B<sub>12</sub>Ta<sub>2</sub>O<sub>9</sub>薄膜(第1の絶縁膜)
- 6 Ta<sub>2</sub>O<sub>5</sub>薄膜(第2の絶縁膜)
- 7 (Ba<sub>x</sub>Sr<sub>1-x</sub>)TiO<sub>3</sub>薄膜(第2の絶縁膜)
- 8 非晶質Sr<sub>2</sub>B<sub>12</sub>Ta<sub>2</sub>O<sub>9</sub>薄膜(第2の絶縁膜)

【図1】



【図2】



BEST AVAILABLE COPY

フロントページの続き

(72)発明者 有田 浩二  
大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(72)発明者 上本 康裕  
大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成11年(1999)7月2日

【公開番号】特開平9-36309

【公開日】平成9年(1997)2月7日

【年通号数】公開特許公報9-364

【出願番号】特願平7-178524

【国際特許分類第6版】

H01L 27/04

21/822

27/10 451

27/108

21/8242

【F I】

H01L 27/04 C

27/10 451

651

【手続補正書】

【提出日】平成10年5月13日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 支持基板と、この支持基板上に形成された第1の電極と、この第1の電極上に形成され、強誘電体または高誘電体で構成された第1の絶縁膜と、この第1の絶縁膜上に形成され、絶縁体で構成された第2の絶縁膜と、この第2の絶縁膜上に形成された第2の電極とを有し、前記第2の絶縁膜を構成する強誘電体または高誘電体の粒子の平均粒径が、前記第1の絶縁膜を構成する絶縁体の粒子の平均粒径よりも小さいことを特徴とする容量素子。

【請求項2】 前記第1の絶縁膜が、Biを含むことを特徴とする請求項1に記載の容量素子。

【請求項3】 前記第1の絶縁膜がSrBi<sub>2</sub>O<sub>3</sub>で構成され、前記第2の絶縁膜がTa<sub>2</sub>O<sub>5</sub>で構成されることを特徴とする請求項1に記載の容量素子。 \*

\* 【請求項4】 前記第1の絶縁膜がSrBi<sub>2</sub>O<sub>3</sub>で構成され、前記第2の絶縁膜がBaとSrとの化合物およびTiO<sub>2</sub>を有する材料で構成されることを特徴とする請求項1に記載の容量素子。

【請求項5】 支持基板と、この支持基板上に形成された第1の電極と、この第1の電極上に形成され、強誘電体または高誘電体で構成された第1の絶縁膜と、この第1の絶縁膜上に形成された第2の絶縁膜と、この第2の絶縁膜上に形成された第2の電極とを有し、前記第2の絶縁膜の主成分が前記第1の絶縁膜の主成分と同一であり、かつ前記第2の絶縁膜が非晶質で構成されることを特徴とする容量素子。

【請求項6】 支持基板上に第1の電極を形成し、この第1の電極上に強誘電体または高誘電体で構成される第1の絶縁膜を焼結して形成し、この第1の絶縁膜上に、非晶質であって、かつ主成分が前記第1の絶縁膜と同一の材料で構成された第2の絶縁膜を、前記第1の絶縁膜の焼結の温度よりも低い温度で熱処理して形成し、この第2の絶縁膜上に第2の電極を形成することを特徴とする容量素子の製造方法。

【手続補正書】

【提出日】平成10年9月25日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】明細書

【発明の名称】容量素子

【特許請求の範囲】

【請求項1】 支持基板と、この支持基板上に形成された第1の電極と、この第1の電極上に形成され、強誘電体または高誘電体で構成された第1の絶縁膜と、この第

1の絶縁膜上に形成され、絶縁体で構成された第2の絶縁膜と、この第2の絶縁膜上に形成された第2の電極とを有し、前記第2の絶縁膜を構成する強誘電体または高誘電体の結晶粒の平均粒径が、前記第1の絶縁膜を構成する絶縁体の結晶粒の平均粒径よりも小さいことを特徴とする容量素子。

【請求項2】 前記第1の絶縁膜が、Biを含むことを特徴とする請求項1に記載の容量素子。

【請求項3】 前記第1の絶縁膜がSrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>で構成され、前記第2の絶縁膜がTa<sub>2</sub>O<sub>5</sub>で構成されることを特徴とする請求項1に記載の容量素子。

【請求項4】 前記第1の絶縁膜がSrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>で構成され、前記第2の絶縁膜がBaとSrとの化合物およびTiO<sub>2</sub>を有する材料で構成されることを特徴とする請求項1に記載の容量素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体集積回路に内蔵される強誘電体膜または高誘電率を有する誘電体膜を容量絶縁膜とする容量素子に関するものである。

【0002】

【従来の技術】 近年、民生用電子機器を構成する多くの半導体装置の高密度化に伴い使用される半導体素子の微細化が進んできており、電子機器から発生される電磁波雑音である不要輻射が大きな問題になっている。この不要輻射低減対策として強誘電体または高誘電率を有する誘電体膜（以下、これらを高誘電体膜という）を容量絶縁膜とする大容量の容量素子を半導体集積回路に内蔵する技術が注目を浴びている。

【0003】 また、従来にない低動作電圧、高速書き込みおよび高速読み出し可能な不揮発性RAMの実用化を目指し、自発分極特性を有する強誘電体膜を容量絶縁膜とする容量素子を半導体集積回路の上に形成するための技術開発が盛んに行われている。

【0004】 以下図2(a)～(c)を用いて従来の強誘電体薄膜を用いた容量素子の製造方法を説明する。支持基板1上に選択的にPt膜よりなる第1の電極2がスパッタにより形成される(a)。つぎに第1の電極2上にSrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>よりなる容量絶縁膜3が塗布法またはCVD(Chemical Vapor Deposition)法またはスパッタ法により膜厚100～250nmの範囲内の厚さに形成された後、酸素雰囲気中で650～800°Cの範囲内の温度で焼結される(b)。引き続き膜厚100～300nmの範囲内の厚さのPt膜よりなる第2の電極4が、容量絶縁膜3の表面にスパッタ法により形成されて、図2(c)に示す容量素子が形成される。

【0005】

【発明が解決しようとする課題】 しかしながら上記従来の製造方法では、容量絶縁膜3が高誘電体として十分な高誘電率を得るために、または強誘電体として十分な

自発分極量を確保するためには、最低でも約100nmの大きさの結晶粒を形成することが必要であり、平均の厚さが約200nm程度の容量絶縁膜3では強誘電体薄膜の結晶粒の大きさが容量絶縁膜としての必要な厚さに比較して大きくなる。そのため、強誘電体薄膜の表面の凹凸が大きくなり、このような強誘電体薄膜を用いて容量素子を製作した場合、絶縁耐圧および誘電率または自発分極量等の電気特性の大きなばらつきを生じたり、容量絶縁膜3上に形成された配線に断線が発生したりするという工程での加工上の問題および容量素子を内蔵する半導体装置の信頼性上の問題等があった。

【0006】 本発明は上記従来の課題を解決するものであり、容量絶縁膜の表面を平坦化することにより優れた電気特性と高い信頼性を備えた容量素子を提供することを目的とする。

【0007】

【課題を解決するための手段】 本発明の容量素子は、支持基板と、この支持基板上に形成された第1の電極と、この第1の電極上に形成され、強誘電体または高誘電体で構成された第1の絶縁膜と、この第1の絶縁膜上に形成され、絶縁体で構成された第2の絶縁膜と、この第2の絶縁膜上に形成された第2の電極とを有し、前記第2の絶縁膜を構成する強誘電体または高誘電体の結晶粒の平均粒径が、前記第1の絶縁膜を構成する絶縁体の結晶粒の平均粒径よりも小さいものである。

【0008】 またさらに第1の絶縁膜を構成する材料として少なくともBiを含む強誘電体を用いたものである。

【0009】

【作用】 したがって本発明によれば、第2の絶縁膜を構成する強誘電体または高誘電体の結晶粒の平均粒径が、第1の絶縁膜を構成する絶縁体の結晶粒の平均粒径よりも小さいため、表面が平坦な容量絶縁膜を得ることができる。

【0010】

【実施例】 以下、本発明の実施例について、図を参照しながら説明する。

【0011】 図1は本発明の第1の実施例における容量素子の製造方法を説明する工程断面図である。なお、図1において、図2と対応する部分には同じ符号を付して説明する。

【0012】 支持基板1上にPt膜よりなる第1の電極2を50～400nmの範囲内の厚さに形成する(図1(a))。つぎに、第1の電極2上にSrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>よりなる第1の絶縁膜5を回転塗布法またはCVD(Chemical Vapor Deposition)法、またはスパッタ法を用いて50～250nmの範囲内の厚さに形成し、酸素雰囲気中において800°Cで焼結する(図1(b))。つぎに焼結によって結晶化させ、結晶粒子によって凹凸が生じた第1の絶縁膜5の表面に第2の絶縁膜としてTa

$Ta_2O_5$ 薄膜6を形成する(図1(c))。つぎにその $Ta_2O_5$ 薄膜6の表面に膜厚50~300nmの範囲内の厚さで $Pt$ 膜よりなる第2の電極4を形成することにより、図1(d)に示す容量素子ができる。

【0013】このように上記実施例によれば、 $SrBi_2Ta_2O_5$ よりなる第1の絶縁膜5の表面に生じた凹凸部の凹部には $Ta_2O_5$ 薄膜6が埋め込まれることによって平坦化され、第1の絶縁膜5と第2の絶縁膜である $Ta_2O_5$ 薄膜6とから構成される容量素子の容量絶縁膜表面は平坦な面を形成することになる。

【0014】また、本実施例では第2の絶縁膜として $Ta_2O_5$ 薄膜を用いたが、 $Ba_xSr_{1-x}TiO_3$ 薄膜など他の絶縁膜を用いても同様の効果を得ることは可能である。

【0015】つぎに本発明の第2の実施例について説明する。本実施例における容量素子の製造工程は第1の実施例と同じであり、第1の実施例との相違点は第2の絶縁膜として用いる絶縁材料が異なることである。

【0016】第1の実施例の場合と同様に支持基板1上に第1の電極膜2、第1の絶縁膜5を形成し、その表面に回転塗布法により第2の絶縁膜として( $Ba_xSr_{1-x}$ ) $TiO_3$ 薄膜7を形成させたのち、その表面に第2の電極4を形成することにより、第2の実施例の容量素子が形成される。

【0017】このように上記実施例によれば、 $SrBi_2Ta_2O_5$ よりなる第1の絶縁膜5の表面に生じた凹凸部の凹部には $SrBi_2Ta_2O_5$ 薄膜の結晶よりも結晶粒の小さな( $Ba_xSr_{1-x}$ ) $TiO_3$ 薄膜7が埋め込まれることにより平坦化され、第1の絶縁膜5と第2の絶縁膜である( $Ba_xSr_{1-x}$ ) $TiO_3$ 薄膜7とから構成される容量素子の容量絶縁膜表面は平坦な面を形成することになる。

【0018】また、本実施例では第2の絶縁膜として( $Ba_xSr_{1-x}$ ) $TiO_3$ 薄膜7を用いたが、 $SrBi_2Ta_2O_5$ 薄膜よりなる第1の絶縁膜5の結晶粒より粒径が小さな他の絶縁体を用いても同様の効果を得ることができる。

【0019】なお、上記第1、第2の実施例では第1の絶縁膜5として強誘電体の $SrBi_2Ta_2O_5$ 薄膜を用いたが、他の誘電体薄膜を用いることも可能である。特に第1の絶縁膜5として $Bi_2Ti_3O_7$ や $SrBi_2Ta_2O_5$ 、あるいは $SrBi_2Nb_2O_5$ などの $Bi$ を含む強誘電体薄膜を用いる場合は、これらの粒子径が他種の誘電体薄膜に比べて大きいため、本発明による製造方法は容量素子の耐電圧向上に対して非常に効果的である。また容量素子用の第1の電極および第2の電極の電極用金属として $Pt$ 膜を用いたが、他の金属または $RuO_2$ のような導電性酸化物を用いても同様の効果を得ることができる。

## 【0020】

【発明の効果】以上のように、本発明は、第2の絶縁膜を構成する強誘電体または高誘電体の結晶粒の平均粒径を、第1の絶縁膜を構成する絶縁体の結晶粒の平均粒径よりも小さくするため、表面が平坦な容量絶縁膜を得ることができ、これにより、優れた電気特性と高い信頼性を備えた容量素子を提供することができる。

## 【図面の簡単な説明】

【図1】本発明の一実施例における容量素子の製造方法を示す工程断面図

【図2】従来の容量素子の製造方法を示す工程断面図

## 【符号の説明】

- 1 支持基板
- 2  $Pt$ 膜(第1の電極膜)
- 4  $Pt$ 膜(第2の電極膜)
- 5  $SrBi_2Ta_2O_5$ 薄膜(第1の絶縁膜)
- 6  $Ta_2O_5$ 薄膜(第2の絶縁膜)
- 7  $Ba_xSr_{1-x}TiO_3$ 薄膜(第2の絶縁膜)

## 【手続補正2】

【補正対象書類名】図面

【補正対象項目名】図1

【補正方法】変更

【補正内容】

## 【図1】

- 1 支持基板
- 2  $Pt$ 膜(第1の電極膜)
- 4  $Pt$ 膜(第2の電極膜)
- 5  $SrBi_2Ta_2O_5$ 薄膜(第1の絶縁膜)
- 6  $Ta_2O_5$ 薄膜(第2の絶縁膜)
- 7 ( $Ba_xSr_{1-x}$ ) $TiO_3$ 薄膜(第2の絶縁膜)

